

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-086756

(43)Date of publication of application : 21.04.1987

(51)Int.Cl.

H01L 27/14  
H04N 5/335

(21)Application number : 60-225995

(71)Applicant : RES DEV CORP OF JAPAN  
TANAKA AKIMASA  
NISHIZAWA JUNICHI

(22)Date of filing : 12.10.1985

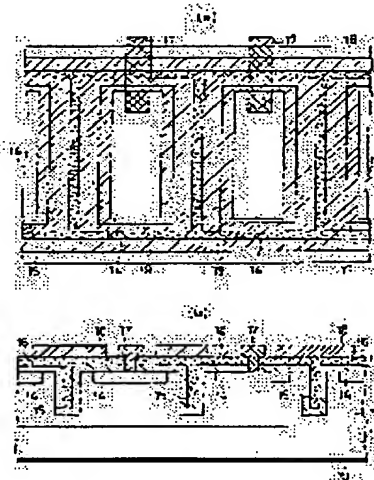
(72)Inventor : TANAKA AKIMASA  
NISHIZAWA JUNICHI

## (54) OPTOELECTRIC TRANSDUCER

### (57)Abstract:

**PURPOSE:** To reduce leakage current by a method wherein diffused regions, on which a plurality of P-N junction diodes are composed with a semiconductor substrate, are surrounded by grooves which are deeper than the P-N junctions and an insulating layer is formed over the surface of the substrate and the surfaces of the grooves and transparent conductive films are formed on the insulating layer.

**CONSTITUTION:** A P-type silicon layer 12 is formed on a P+ type silicon substrate 11 formed on a backside electrode 10 by epitaxial growth. After an SiO<sub>2</sub> film 13 is formed on the main surface of the layer 12 and parts of the layer 13 where grooves surrounding photodetecting P-N junction photodiodes are to be formed are removed by etching, the grooves are formed in the silicon epitaxial layer 12. Then the SiO<sub>2</sub> film 13 is formed over the surface of the P-type silicon layer 12 and the surfaces of the insides of the grooves and apertures are formed in the SiO<sub>2</sub> film 13 to form N+ type impurity diffused layers 14. Then low resistance polycrystalline silicon layers 15 are formed so as to fill the groove parts. After a PSG film 16 is formed, the PSG film 16 is removed and wiring al films 17 and a light shielding Al film 18 are formed. With this constitution, leakage current can be reduced and characteristics can be improved.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

1/5

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP) ⑪ 特許出願公開

⑫ 公開特許公報(A) 昭62-86756

⑬ Int.Cl.<sup>4</sup> 識別記号 庁内整理番号 ⑭ 公開 昭和62年(1987)4月21日  
H 01 L 27/14 7525-5F  
H 04 N 5/335 8420-5C  
審査請求 有 発明の数 1 (全5頁)

⑮ 発明の名称 光電変換装置  
⑯ 特 願 昭60-225995  
⑰ 出 願 昭60(1985)10月12日  
⑱ 発 明 者 田 中 章 雅 浜松市上島4丁目16-15  
⑲ 発 明 者 西 澤 潤 一 仙台市米ヶ袋1丁目6番16号  
⑳ 出 願 人 新技術開発事業団 東京都千代田区永田町2丁目5番2号  
㉑ 出 願 人 田 中 章 雅 浜松市上島4丁目16-15  
㉒ 出 願 人 西 澤 潤 一 仙台市米ヶ袋1丁目6番16号  
㉓ 代 理 人 弁理士 紋 田 誠

FP03-0327 -00WO-HP
04.3.9
SEARCH REPORT

明 細 書

1. 発明の名称  
光電変換装置

2. 特許請求の範囲

(1) 基板に形成されてその基板との間でPN接合を形成する複数の拡散領域と、その拡散領域のそれぞれの領域の周囲をとり囲んで形成された前記PN接合よりも深い溝と、前記基板表面及び前記溝に形成された絶縁層と、その絶縁層上に前記拡散領域と重ね合わさるように形成された透明導電膜とを備え、その透明導電膜を基準電位に接続したことを特徴とする光電変換装置。

(2) 特許請求の範囲第1項記載において、前記絶縁層上に形成された透明導電膜上に、更に、前記拡散領域と重ね合わさるように不透明導電膜を形成し、かつ、その不透明導電膜を基準電位に接続したことを特徴とする光電変換装置。

(3) 特許請求の範囲第1項記載において、前記絶縁層上に前記拡散領域と重ね合わさるように不透明導電膜を形成し、かつ、その不透明導電膜を

基準電位に接続したことを特徴とする光電変換装置。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は、固体撮像装置などで用いられる光電変換装置に関する。

〔先行技術の説明〕

従来、PN接合を有する光電変換装置においては、接合の臨む半導体表面にSiO<sub>2</sub>等の絶縁膜を形成してプレーナー構造とすることにより、接合表面を安定化させ、逆方向特性の向上を図っている。また、光感度を向上させたい時には、少数キャリアとしてライフタイムの長い電子により光電流を得ようということから、P型基板にN型不純物拡散層を形成する素子が用いられている。

第3図(a)にそのような素子の断面図を示す。この素子を得るための製造方法をここで簡単に述べておく。第1の導電性基板であるP型シリコン基板1の主表面にSiO<sub>2</sub>膜2を形成し、主表面の反対側に電極取り出し用P<sup>+</sup>拡散層3を形成する。次に、主

表面に形成された5に部分的に窓孔を設け、PN接合形成のためのN型不純物拡散層4を公知の技術(フォトリソグラフィ、拡散法等)により形成する。

この場合、光電特性の向上のためには、N型不純物拡散層は、高濃度でかつ表面から接合部に向かって不純物量を急激に低下させ、かつ、接合を浅く形成させる必要がある。

更に、上に述べた構造の素子では、通常低濃度のP型シリコン基板を用いるため、 $SiO_2$ 等の絶縁膜2の直下、すなわちP型のシリコン基板1の主表面に電気的にN型不純物拡散層4と同じ負極性を示す反転層、いわゆるチャネル5が生ずる。この反転層が形成されると、反転層を介してリーク電流が流れて耐圧が低下する。尚、図中、6は裏面電極を示す。

このリーク電流を低減させるために第3図(b)に示す様に、P型基板1と同じ導電型のP型高濃度不純物層をチャネルストップ7としてPN接合をとり囲み、かつPN接合よりも深く形成することで解決することができるが、このための製造プロセスに

なくなる。

更にまた、第3図(a),(b)に示された構造を有する装置が紫外線周波数を含むスペクトル範囲の光電変換装置として用いられた時、PN接合フォトダイオードのリーク電流増大をもたらす。この種のリーク電流は、PN接合フォトダイオードが紫外線の照射を受けるときに増大する。この増大は空乏領域がシリコン表面と交差する拡散領域の端部で主に起ることが知られている。

従って、光電変換装置の構造を工夫することにより、このリーク電流を減少させなければ、例えば分析装置の検出器として使用し、連続して紫外線露光を照射された時など、リーク電流の増加によって検出器の寿命が短くなる。また、分析装置の感度が低下する紫外線強度が低い動作条件において検出器の使用が制限される等の欠点が生じる。

#### 【発明の目的】

本発明は、リーク電流を低減し、特性改善を図った光電変換装置の構造を提供することを目的とする。

酸化膜形成フォトリソグラフィ、高濃度拡散の処理等を新たに必要とし、特に高温での熱処理が必要となるため結晶欠陥が発生しやすく、キャリアの再結合が増え、PN接合を通してリーク電流が増大する。

また、画素分離を行なうために、N型の高濃度不純物層を形成したりすると、チップ全体に占める受光面積が著しく減少し、感度が低下する。更に、1画素当りの面積が減少すると増々その受光面積減少の割合が大きくなる。なぜなら、チャネルストップ、画素分離用領域は画素の周辺にほぼ一定に設けられるからである。

また、受光部の面積が減少してくると、別の問題が生じてくる。これは、受光部の面積すなわちPN接合の面積が減少することでPN接合の容量が小さくなることである。PN接合の容量が小さくなることは、固体撮像装置などにおける光蓄積を利用している装置において、蓄積光量の減少という問題が生ずる。従って、画素面積が減少しても受光部容量を増加させる受光構造を考えなければなら

#### 【発明の概要】

このため本発明は、半導体基板と前記半導体基板中に形成され、前記半導体基板との間で複數個のPN接合ダイオードを形成する複數個の拡散領域と、前記拡散領域のそれぞれの領域の周囲をPN接合よりも深い溝でとり囲み、基板表面上及び前記溝表面上に絶縁層を形成し、前記絶縁層上に透明導電膜を形成した構造をもつ光電変換装置又は前記透明導電膜上に更に不透明導電膜を形成した構造をもつ光電変換装置、又、前記透明導電膜の代わりに、不透明導電膜を形成した構造をもつ光電変換装置により画素分離特性を改善し、受光部容量を増大し、紫外線照射によるPN接合リーク電流増大を阻止するようにしたことを特徴としている。

#### 【発明の実施例】

以下、本発明を半導体として最も一般的に使用されているシリコンを基板に用いた場合を例にとり、その実施例を説明する。

第1図(a),(b)は本発明の一実施例を示す装置の平面図と、その断面図である。

第1図において、面電極10上の第1の導電体を有する半導体基板、たとえば不純物濃度が $10^{18} \sim 10^{19} \text{ cm}^{-3}$ のP型シリコン基板11の上に、不純物濃度が $10^{18} \text{ cm}^{-3}$ 程度のP型シリコン層12をエピタキシャル成長により形成させる。その主表面に $\text{SiO}_2$ 膜13を形成し、受光PN接合フォトダイオードを取り囲む溝を形成する部分の $\text{SiO}_2$ 膜13をエッチング除去する。その後、RIE(リアクティブ・イオン・エッチング)、プラズマエッチングなどのドライエッチングによりシリコンエピタキシャル層12に溝を形成する。このとき、ドライエッチングによるシリコン基板へのダメージを小さくするためにウェットエッチングとの併用を行なうとよい。また、溝の深さは、最低でもPN接合深さよりも深くし、P型シリコン基板11にまで達してもさしつかえない。通常、PN接合拡散深さの2倍以上とするとよい。

次にP型シリコン層12の表面及び溝掘り表面上に $\text{SiO}_2$ 膜13を形成する。この時、P型シリコン層2の表面に形成する $\text{SiO}_2$ 膜13は、反射防止膜をかね

する。

尚、この光シールド用A膜18はPN接合の境界19よりもN<sup>+</sup>拡散層14内に少なくとも100Å(オングストローム)はオーバーラップしていることが必要である。これは一般に紫外線は100Å程度の深さまで透過し、一方拡散領域は $0.1 \sim 1.5 \mu\text{m}$ 程度の深さを有するから、フォトダイオードアレイの表面の100Å以内に広がっている空乏領域のみシールドする必要があるからである。

また、上記実施例においてシールド層としてアルミニウム(A膜)を使用するのは、A膜が紫外線を通さず、また半導体製造技術において幅広く使用されているからである。

この様にして作成した構造をもつ光電変換装置は、PN接合の回りで完全に機械的に反転層を切断するので表面降伏を防止し、また、長波長により発生したPN接合からみて遠い所すなわち主表面から深い所のキャリアが隣接するフォトダイオード部に流れ込むことがなく画素間分離が著しく改善される。

るため、その膜溝掘り表面上に形成した $\text{SiO}_2$ 膜13と厚さを変えることが望ましい。次に $\text{SiO}_2$ 膜13にフォトリソエッチングにより窓孔を設け、受光部となるPN接合形成のためにN<sup>+</sup>型不純物拡散層14をイオン注入技術、又は熱拡散技術などにより形成する。N<sup>+</sup>型拡散層14は光電特性から、シリコン基板の表面近傍に厚さ $0.1 \sim 1.5 \mu\text{m}$ 程度で高濃度に拡散させる必要がある。

次に、溝掘り部分のすき間を埋める様に、低抵抗なポリシリコン層15をCVD技術などにより形成する。このとき、エピタキシャル層12上にも $\text{SiO}_2$ 膜13を介在させてポリシリコン層15が形成され、前記PN接合のN<sup>+</sup>領域14にこのポリシリコン層15が十分オーバーラップして、N<sup>+</sup>領域14とポリシリコン層15が、絶縁膜として用いた $\text{SiO}_2$ 膜13をはさんで所望の容量を形成する。次に、層間絶縁膜として、PSG膜16などをCVD技術により形成し、その後、ポリシリコン層15上とN<sup>+</sup>拡散領域14の電極取り出し部分の窓孔を形成するために前記PSG膜16を除去して配線用A膜17及び光シールド用A膜18を形成

また、光シールド用A膜18がPN接合フォトダイオードの境界19を覆っているので、紫外線によるリーク電流増大が防止される。更に、この光シールド用A膜18を接地することにより、N<sup>+</sup>拡散層14とポリシリコン層15の間に容量が形成され、この容量が接合容量に対して並列に入るので受光部容量の増加となる。更に、光シールド用A膜18が接地されるとそれぞれの受光部が接地電位に囲まれるので雑音に対して極めて強くなる。

第2図は本発明の他の実施例を示したもので、同図(a)はその平面図、同図(b)はその断面図である。図中、第1図と同一符号は同一または相当部分を示し、第1図に示した構造と異なる点は、溝掘り部分の埋め込みにポリシリコン層15を使用する代りに、光シールド用A膜18そのもので溝掘り部分の埋め込みを兼用した点である。その他の点は第1図とほぼ同じで、特性的にも大きな違いはない。ただ、使用形態が若干異なる。即ち、第1図に示した装置は、周辺回路を同一チップ上に作成し、例えばフォトダイオードアレイの走査回路

としてポリシリコンMOSFETを採用した時など同一プロセスで出来ることを示している。従って、第1図(a)の配線用A膜17はこの時走査回路へ接続される。これに対し、第2図に示した装置では、A膜17の2層配線、走査回路などが同一チップ上にない様な単なるフォトダイオードアレイとして使用される。

尚、紫外線を含まない光照射を受けるときなど、紫外線による劣化などを考える必要がない時には光シールド用A膜18を使用する必要がなく、第1図に示した実施例の光シールド用A膜18を省略して、光の利用効率をより一層高めることもできる。また、ポリシリコン層15の代わりに、他の透明導電膜(例えば、ITO膜、 $\text{SnO}_2$ 膜など)を使用しても良いし、通常の固体撮像装置に本構造を適用すること、また、各部分の導電型が全く逆のものでもよいことは当業技術者にとって明らかである。

#### 【発明の効果】

以上のように本発明によれば、PN接合のリーク電流低減、耐圧向上、画素間分離の改善、紫外線

によるリーク電流の防止、画素面積の縮小による受光部容量の低下防止、特に受光部が長細いような受光部レイアウトにおいては著しく性能が改善される。また、製造上も溝堀り工程を除けば、従来の光電変換装置特に固体撮像装置の製造方法がそのまま適用できるので、容易に製造できる極めて優れた光電変換装置が得られる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例に係る光電変換装置の構成図で、同図(a)はその平面図、同図(b)はその断面図、第2図は本発明の他の一実施例に係る光電変換装置の構成図で、同図(a)はその平面図、同図(b)はその断面図、第3図(a)は従来の光電変換装置の断面図、第3図(b)はその光電変換装置の特性改善を図った断面図である。

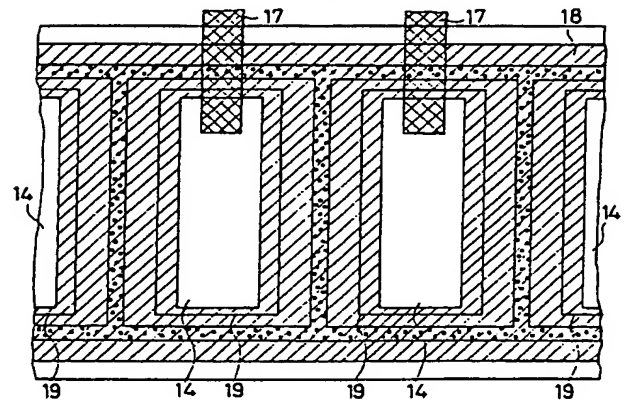
1,12…P基板またはエピタキシャル成長したP層、2,13… $\text{SiO}_2$ 膜、3…P<sup>+</sup>拡散領域、4,14…n<sup>+</sup>拡散領域、5…チャネル層(反転層)、6,10…裏面電極、7…チャネルストッパ、11…P<sup>+</sup>基板、15…ポリシリコン膜、16…層間絶縁膜、17…配線用A膜、

18…光シールド用A膜、19…PN接合の境界。

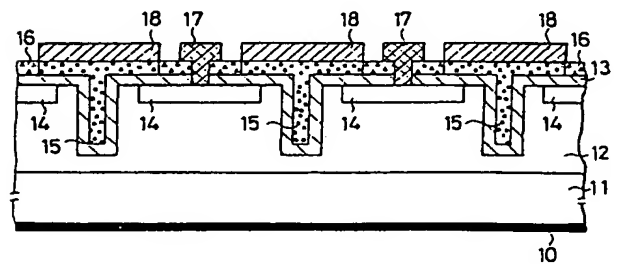
代理人 弁理士 紋 田



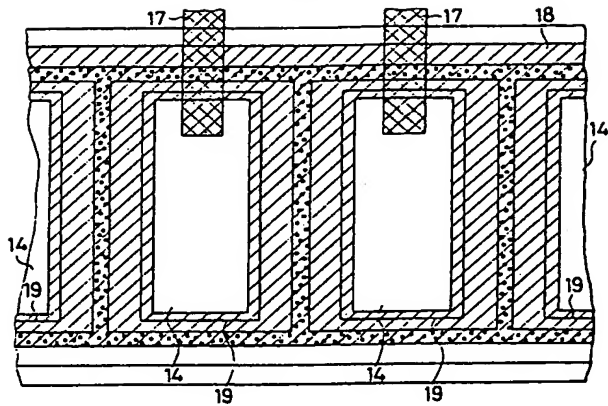
第 1 図  
(a)



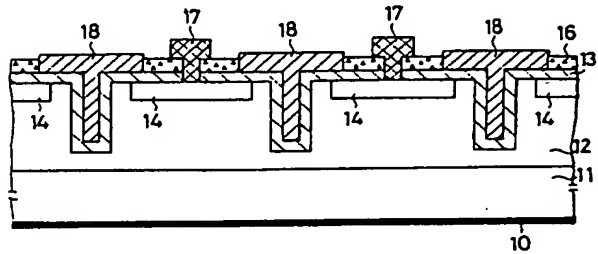
(b)



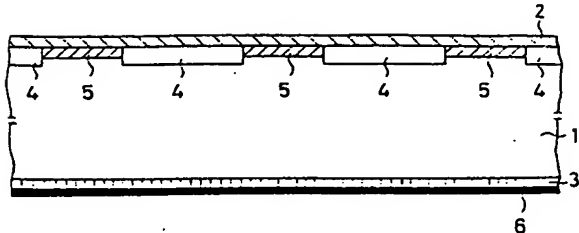
第 2 圖  
(a)



(b)



第 3 圖  
(a)



(b)

